

IMPLEMENTACJA 8-BITOWEGO MIKROPROCESORA „OCTALYNX” TYPU RISC W UKŁADZIE ASIC

Maciej FRANKIEWICZ, Ryszard GAŁ, Adam GOŁDA
Ireneusz BRZOZOWSKI, Andrzej KOS

STRESZCZENIE *Artykuł prezentuje strukturę 8-bitowego mikrokontrolera typu RISC z 16-bitową magistralą adresową nazwanego OctaLynx. Procesor został zaprojektowany z użyciem języka opisu sprzętu Verilog oraz sfabrykowany jako układ ASIC w technologii CMOS LF 0,15 μm (1,8 V). Przed fabrykacją wykonane zostały testy w układzie FPGA. Zbudowany układ scalony składa się z jądra i peryferiów (8-bitowych portów I/O, liczników, SPI, USART). Kontroler przeznaczony jest do testów systemów dynamicznego zarządzania mocą w układzie.*

Słowa kluczowe: *mikrokontroler, RISC, ASIC, CMOS, ALU, liczniki, USART, SPI, Verilog*